PATENT ABSTRACTS OF JAPAN

(11)Publication number:

04-207235

(43) Date of publication of application: 29.07.1992

H04J 3/00 (51)Int.CI.

(21)Application number: 02-332383 (71)Applicant: MATSUSHITA ELECTRIC IND

CO LTD

(72)Inventor: ONISHI HIROSHI (22)Date of filing: 28.11.1990

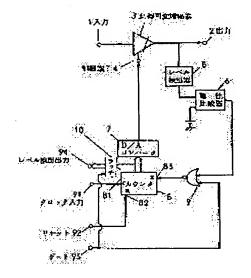
TAKAHASHI KENICHI

(54) AGC CIRCUIT FOR TIME DIVISION MULTIPLEXING

(57)Abstract:

PURPOSE: To keep a certain gain and detect the reception level in the reception time slot period by stopping the operation of a counter at the time of arrival of the output of a variable gain amplifier at a certain level value.

CONSTITUTION: The output of a counter 8 reset by a reset signal 92 performs the counting operation in the countable period when the output of a voltage comparator 6 is in the low level; and when the gain of a variable gain amplifier 3 is successively raised and the level detection output exceeds a certain value, the output of the voltage comparator 6 goes to the high level, and the counter 8 stops counting. The counter output at this time is proportional to the reception level, and this operation is performed just before a desired speech channel to amplify the speech channel in one of time slots, which are multiplexed in time division, to the output in a certain level range.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

		3 .		
			÷	
				100
•				
	• •			

Copyright (C); 1998,2000 Japan Patent Office

		, ·	
			•
	4.		



19日本国特許庁(JP)

① 特許出願公開

®公開特許公報(A) 平4-207235

60Int. Cl. 5

識別記号

庁内整理番号

@公開 平成 4年(1992) 7月29日

3/00 H 04 J

J

7117-5K

請求項の数 1 (全4頁) 審査請求 未請求

60発明の名称

時分割多重用AGC回路

頤 平2-332383 创特

顧 平2(1990)11月28日 29出

個発 明 者 博

大阪府門真市大字門真1006番地 松下電器産業株式会社内

大阪府門真市大字門真1006番地 松下電器産業株式会社内

個発 明 者

西 橇

松下電器産業株式会社 の出 願 人

髙

大阪府門真市大字門真1006番地

の代 理 人

旫 弁理士 小鍜治

外2名

1. 発明の名称

時分割多重用AGC回路

2. 特許請求の範囲

利得可変の制御端子を持つ利得可変増幅器の前 記利得可変制御端子に対し、時分割多重において 割当てられた受信タイム・スロットの直前あるい は受信レベル検出の短期間において、ディジタル・ カゥンタにより順次カゥント・アップあるいはカ ウント・ダウンされた借号を入力させ、前配利得 可変増幅器の利得を変化させる利得変化手段と、 前記利得可変増幅器の出力をレベル検出し、検出 出力が一定のレベル値となると、前記カウンタの 動作を停止する停止手段とを具備する時分割多重 用AGC回路。

3. 発明の詳細な説明

産業上の利用分野

本発明は、時分割多重を用いた無線通信システ ムの時分割多重用AGC回路に関するものである。 従来の技術

近年、ディジタル変調方式を用いた時分割多重 方式の無線通信システムが、セルラー方式の移動 通信の分野で検討されている。セルラー方式の移 勤通信においては、無線基地局が多数あり、移動 機は、どの無線基地局と接続するかを決定する必 要がある。このため、従来から、移動機内部で、 各無線基地局で定められた制御信号を含む異なる **周放数を持つ信号を受信し、受信レベルの最大の** 信号を送出していると判断した無線基地局と接続 する方式が取られている。この受信レベルを検出 する手段として、従来よく使用されているものは、 リミッタ増幅器の電流変化を検出しているものが 88.

発明が解決しようとする課題

一方、ディジタル変調方式を用いた時分割多重 方式の移動無線通信システムにおいて、無線伝送 するデータ・レートが高くなり、1シンポル長が 数十μsec以下となると、地上の山やビルなどによ る反射彼と、直接彼との伝搬路差に基づく伝搬運 証時間差を持つ多重波が受信され、(一般的にマ

特別平4-207235 (2)

ルチ・パス・フェージングと呼ばれる。)受信品と呼ばれる。)受信法と呼ばれる。この劣化を改善する法法という。この劣化を改善する法法という。 しては、時間ダイバーシチ効果を持つ自動路内の が有効であるが、自動等化器における伝統を認めて行なわれるため、リミッタ増幅器は自動等化の を含む復調系があるシステムにおいては、 を含む復調系があるシステムにおいては、 を含む復調系があるシステムにおいては、 を含む復調系が多きを表している。 増幅する A G C 増幅器が必要となる。

自動等化器における無線伝送路の推定は、上記のように振幅情報を用いているため、時分割多重された割当られたタイム・スロット内の利得は一定とする必要があるとともに、使用するディジタル変調波が多値となれば、自動劣化器を含む復興系に入力される各タイム・スロット間のレベル変動は、種力小さくする必要がある。

本発明は、ディジタル変調方式を用いた時分割 多重を使用するセルラー方式の移動無線システム に必要なレベル検出機能と、反射波による多重受 信波による劣化を改善する自動等化器を含む復興 系に好適なAGC増幅機能を同時に提供するものである。

課題を解決するための手段

作用

本発明は、前記利得可変増幅器の出力をレベル検出し、検出出力が一定のレベル値となると、前記カウンタの動作を停止し、停止されたカウンタ出力により、受信タイム・スロット期間を一定の

利得に保つとともに、受信レベルの検出を行なうことで、自動等化器を含む復調系に舒適な、時分割多重された通話チャンネルの1タイム・スロットを出力レベルがある範囲内になるまで利得調整するとともに、簡単に受信レベルを検出することが可能となる。

実 施 例

以下に本発明の一実施例にいて、図面を用いて説明する。第1図は、本発明の一実施例における時分割多重用AGC増幅回路の構成を示したものである。時分割多重された受信信号は、増幅とのである。時分割周波数帯で帯域制限された後、第1図に示す利得可変増幅器3の利力端子1には、カウンタ8の出力が、D/Aコンパータ7を介して入力される。

そして、利得可変増幅器3の出力は分岐され、 一方は出力に、他方はレベル検出器5でレベル検 出され、電圧比較器6に入力される。電圧比較器 6の他方の入力は、一定のDCスレショールドレ ベルが入力され、レベル検出器5の検出レベルが、DCスレショールド・レベル以上になると、ゲート入力端子93に入力されるゲート信号とのNOR回路9によりカウンタ8のカウントを停止する。81はクロック入力端子、82はリセット入力端子、83はイネーブル端子である。カウンタ8が停止したときのカウンタ出力をカウンタ動作用ゲートに同期してラッチするラッチ回路10を介して出力すれば、レベル検出データとして使用できる。

特開平 4-207235 (3)

データを受信しているタイム・スロットである。 园図(e)の利得可変増幅器3の入力の中間周波数帯 のエンベローブに示すように、その入力レベルは かなり変動する。同図DDおよびには、同図目に示 **すレベル・モニタ期間の始まりおよび受信タイム。** スロット期間の直前に、時間同期したそれぞれカ ウンタ8の出力リセット信号92およびカウンタ 動作可能期間を制御するゲート信号93を示して いる。第2図においては、ゲート信号93がLow の時カウント動作可能な期間を示し、Highの 時はカウント動作の停止期間である。 間図(b)に示 すりセット信号92によりリセットされたカウン 98の出力は、同図(c)に示すカウント動作可能期 間内で、電圧比較器6の出力がLowの時にカゥ ンタ動作を行ない、利得可変増幅器3の利得を順 次上昇させ、レベル検出出力が一定値以上となる と同図(d)に示すように電圧比較器 6 の出力が H j ghとなり、カウントを停止する。同図(f)はD/ A変換された利得可変増幅器3のD/A変換され た制御電圧を示したものであり、同図(8)は同図(f)

発明の効果

以上、述べたように本発明によれば、時分割多重され、さらに基地局間で、制御信号を含む送信 搬送被信号が周波数多重された移動通信システムにおいて、自動等化器を含む復調系に好適な、時分割多重された通話チャンネルの1タイム・スロットを出力レベルがある範囲内になるまで利得額をするとともに、簡単に受信レベルを検出すること

が可能となる。

~

4. 図面の簡単な説明

第1図は本発明の一実施例による時分割多重用 AGC回路のブロック結線図。

第2図は第1図の要部放形図である。

3 … 利得可変増福器、 5 … レベル検出器、 6 … 電圧比較器、 8 … カウンタ、 7 … D / A コンバー タ。

代理人の氏名 弁理士 小鍜治 明 ほか2名

第 1 図

